

Hits

Seite 1 von 1

12

UP

2003-09-05

0/527961  
DT19 Rec'd PCT/PTO 15 MAR 2005

TI

Production of a hermetic encapsulation for an electrical component involves fixing a component formed with metallizations on a substrate and applying a material covering the lower edge of chip

PN

DE10164502-A1

---

12



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

①2 **Offenlegungsschrift**  
①0 **DE 101 64 502 A 1**

⑤1 Int. Cl.<sup>7</sup>:  
**H 01 L 21/56**  
H 03 H 9/10

②1 Aktenzeichen: 101 64 502.3  
②2 Anmeldetag: 28. 12. 2001  
④3 Offenlegungstag: 17. 7. 2003

DE 101 64 502 A 1

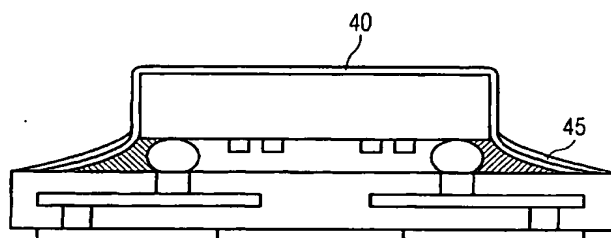
⑦1 Anmelder:  
EPCOS AG, 81669 München, DE  
  
⑦4 Vertreter:  
Epping, Hermann & Fischer GbR, 80339 München

⑦2 Erfinder:  
Stelzl, Alois, 81549 München, DE; Krüger, Hans,  
81737 München, DE; Christl, Ernst, 84137  
Vilsbiburg, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤4 Verfahren zur hermetischen Verkapselung eines Bauelements

⑤1 Zur hermetischen Verkapselung eines in Flipchipbauweise auf einem Substrat (25) aufgebrachten Bauelements, das aus einem Chip (1) mit Bauelementstrukturen (5) besteht, wird vorgeschlagen, ein Material (35) auf die Unterkante des Chips und an den Chip angrenzende Bereiche des Substrats aufzubringen, und darauf eine erste durchgehende Metallschicht (40) auf der Rückseite des Chips und auf das Material (35), sowie an das Material angrenzende Randbereiche des Substrats aufzubringen. Anschließend wird zu hermetischen Verkapselung eine zweite abschließende Metallschicht (45) zumindest auf denjenigen Bereichen der ersten Metallschicht (40) mittels eines lösungsmittelfreien Prozesses aufgebracht, die das Material (35) bedecken.



DE 101 64 502 A 1

[0001] Ein Verfahren zur hermetischen Verkapselung eines Bauelements ist beispielsweise aus der WO 99/43084 bekannt. Dort werden Bauelemente, insbesondere Oberflächenwellenbauelemente, auf einem mit lötbaren Anschlußflächen versehenen Substrat in Flipchiptechnik aufgebracht. Dabei ist das Bauelement, das auf einem Chip aufgebaut ist, über Bumps (Lotkugeln) im lichten Abstand zum Substrat so auf diesem aufgelötet, daß die auf dem Chip befindlichen Bauelementstrukturen zum Substrat weisen. Zur hermetischen Verkapselung der auf dem Substrat befindlichen Bauelemente werden diese schließlich mit einer Metallfolie oder einer metallbeschichteten Kunststoffolie (erste Metallschicht) auf dem Substrat von der Rückseite her abgedeckt und verklebt oder laminiert. Die Folie schließt dabei zwischen den Bauelementen dicht mit dem Substrat ab, so daß eine Verkapselung für die Bauelementstrukturen entsteht.

[0002] Häufig wird nach dem Aufbringen des elektrischen Bauelements auf das Substrat die Unterkante des Chips und an den Chip angrenzende Bereiche des Substrats mit einem Material (Underfiller), beispielsweise Organosiliziumverbindungen oder mit Quarz gefüllten Epoxidharzen abgedeckt, auf denen anschließend die oben erwähnte erste Metallschicht aufgebracht wird. In einer anderen Ausführungsform wird beispielsweise eine Kunststoffolie auf die Rückseite des Bauelement-Chips und an das Bauelement angrenzende Bereiche des Substrats aufgebracht und die Folie anschließend dicht mit dem Substrat verbunden. Auf diese Folie danach die erste Metallschicht aufgebracht.

[0003] Um das Bauelement dicht zu verkapseln wird in der Regel auf diese erste Metallschicht galvanisch bzw. stromlos eine zweite Metallschicht abgeschieden. Während dieses Galvanikprozesses können geringe Mengen Wasser in das elektrische Bauelement eindringen. Aufgrund dieses Wassers kann es zur Langzeitkorrosion des elektrischen Bauelements kommen. Bislang wird nach der galvanischen Verstärkung der ersten Metallschicht diese Feuchtigkeit nur durch einen Temperaschritt bei typisch 125°C homogen im Bauelement verteilt, ohne komplett aus diesem entfernt zu werden.

[0004] Aufgabe der vorliegenden Erfindung ist es daher, ein Verfahren zur hermetischen Verkapselung eines elektrischen Bauelements anzugeben, welches einfach durchzuführen ist und die oben genannten Nachteile vermeidet.

[0005] Diese Aufgabe wird erfindungsgemäß durch ein Verfahren nach Anspruch 1 gelöst. Vorteilhafte Ausgestaltungen des Verfahrens sind Gegenstand von Unteransprüchen.

[0006] Die Erfindung schlägt vor, ein auf einen Chip aufgebautes Bauelement zunächst in herkömmlicher Flipchipbauweise auf einem Substrat aufzubringen (Verfahrensschritt A) und anschließend zumindest die Unterkante des Chips und an den Chip angrenzende Bereiche des Substrats im Verfahrensschritt B) in herkömmlicher Weise mit einem Material abzudecken. Anschließend wird im Verfahrensschritt C) eine erste durchgehende Metallschicht auf die Rückseite des Chips, auf das Material und auf an das Material angrenzende Randbereiche des Substrats aufgebracht. Danach wird erfindungsgemäß eine zweite hermetisch abschließende Metallschicht zumindest auf den Bereichen der ersten Metallschicht aufgebracht, die das Material bedecken wobei diese zweite Metallschicht mittels eines lösungsmittelfreien und insbesondere wasserfreien Prozesses aufgebracht wird (Verfahrensschritt D). Alternativ ist auch eine wasserfreie organische Lösungsmittel verwendende Galvanik möglich.

[0007] Im Gegensatz zum Stand der Technik wird die

zweite Metallschicht damit nicht mittels eines galvanischen Prozesses aufgebracht, bei dem Wasser als Lösungsmittel in das Bauelement eindringen und damit eine Korrosion des Bauelements verursachen kann. Weiterhin wird die zweite Metallschicht nicht auf alle Bereiche aufgebracht auf denen die erste durchgehende Metallschicht vorhanden ist, sondern nur auf diejenigen Bereiche der ersten Metallschicht, die das isolierende Material bedecken. Dies hat den Vorteil, daß beim erfindungsgemäßen Verfahren der Verbrauch des Metalls für die zweite Metallschicht erheblich reduziert werden kann.

[0008] Als lösungsmittelfreier Prozeß im Verfahrensschritt B) zum Aufbringen der zweiten hermetisch abschließenden Metallschicht, kommen eine ganze Reihe von Prozessen in Frage. So ist es beispielsweise möglich eine Metallfolie auf die erste Metallschicht aufzuschmelzen. Dabei wird diese Metallfolie vor dem Aufbringen vorteilhafterweise den Konturen der ersten Metallschicht angepaßt (geprägt), so daß sie formschlüssig auf der ersten Metallschicht anliegt. Dies hat den Vorteil, daß beim Aufschmelzen dieser Metallfolie auf die erste Metallschicht die zweite Metallschicht in homogener Schichtdicke erzeugt wird, so daß sie das Bauelement besonders dicht abschließt.

[0009] Weiterhin ist es möglich, daß im Verfahrensschritt D) Metallpartikel aufgebracht werden. Dies kann beispielsweise mit Hilfe eines Spritzverfahrens durchgeführt werden, bei dem flüssige Metallkügelchen aufgespritzt werden. Weiterhin kann in einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens eine Metallpaste aufgebracht und dann eingebrannt werden. Die zweite Metallschicht kann auch mittels Chemical Vapour Deposition (CVD) oder Physical Vapour Deposition (PVD) aufgebracht werden. Weiterhin kann die zweite Metallschicht auch aufgesputtert oder mit einem wasserfreien Elektrolyten galvanisch oder stromlos abgeschieden werden.

[0010] Die zweite Metallschicht kann durchgehend auf die erste Metallschicht aufgebracht werden. In diesem Fall bedeckt die zweite Metallschicht also nicht nur diejenigen Bereiche der ersten Metallschicht die das Material bedecken, sondern auch weitere Bereiche der ersten Metallschicht, die beispielsweise die Rückseite des Chips bedecken.

[0011] In einer weiteren vorteilhaften Variante des erfindungsgemäßen Verfahrens kann vor dem Aufbringen der zweiten Metallschicht eine Oberflächenschicht der ersten Metallschicht zur Verbesserung der Haftung entfernt werden. Aufgrund von Oxidationsprozessen bildet sich auf der ersten Metallschicht häufig eine Metalloxidschicht, auf der die zweite Metallschicht nur eingeschränkt haftet. Aus diesem Grunde wird vorteilhafterweise diese Oxidschicht vor dem Aufbringen der zweiten Metallschicht beispielsweise durch ein reduzierendes Wasserstoffplasma entfernt.

[0012] In einer anderen Ausführungsform des erfindungsgemäßen Verfahrens wird im Verfahrensschritt B) das Material beispielsweise in Form einer Kunststoffolie so aufgebracht, daß die Kunststoffolie die Rückseite des Chips überdeckt und gleichzeitig die Ränder der Folie den Chip überlappen. Anschließend wird die Folie dicht mit dem Substrat im gesamten Randbereich rund um den Chip verbunden. Auf diese Kunststoffolie wird dann im weiteren Verfahrensschritt C) die erste Metallschicht aufgebracht. Diese Variante des erfindungsgemäßen Verfahrens hat den Vorteil, daß die Verfahrensschritte B) (Aufbringen der Kunststoffolie) und der Verfahrensschritt C) (Aufbringen der ersten durchgehenden Metallschicht) besonders gut unabhängig voneinander optimiert werden können. So ist im Zusammenwirken mit dem letzten Verfahrensschritt D) durch das Aufbringen der zweiten Metallschicht eine besonders si-

chere hermetische Verkapselung des elektrischen Bauelements möglich. Bei dieser Variante des erfindungsgemäßen Verfahrens wird die zweite hermetisch abschließende Metallschicht vorteilhafterweise über die gesamte erste durchgehende Metallschicht aufgebracht. Dadurch wird besonders vorteilhaft sichergestellt, daß bei nach dieser Variante verkapselten Bauelementen keine Feuchtigkeit durch die beiden Metallschichten in die Kunststoffolie und damit auch in das Bauelement eindringen kann.

[0013] In einer weiteren Variante des erfindungsgemäßen Verfahrens werden die Metalle für die erste und zweite Metallschicht und die Prozeßbedingungen für das Aufbringen der zweiten Metallschicht im Verfahrensschritt D) so ausgewählt, daß während des Aufbringens der zweiten Metallschicht an der Grenzfläche zwischen den beiden Metallschichten eine Metallegierung mit einem Schmelzpunkt von größer als 260°C gebildet wird. Dies hat den Vorteil, daß die Metallegierung beim Einlöten des erfindungsgemäß verkapselten Bauelements, die normalerweise bei Temperaturen unter 260°C erfolgt, nicht schmilzt und daher auch nicht undicht wird oder die Festigkeit verliert. Derart verkapselte Bauelemente können also ohne größere Probleme mittels Standardlötverfahren als SMD-Bauelemente eingelötet werden.

[0014] Als erste Metallschicht wird vorteilhafterweise eine Titan-Kupferschicht aufgebracht, bei der auf eine sehr dünne Titanschicht als Haftvermittler eine dickere Kupferschicht aufgebracht wird. Als zweite Metallschicht wird vorteilhafterweise Zinn oder Eutektika wie zum Beispiel Zinn-Silber, Zinn-Kupfer oder Zinn-Silber-Kupfer-Legierungen oder eine Mischung aus den genannten Metallen aufgebracht. Dies hat den Vorteil, daß die genannten Metalle beziehungsweise Metallegierungen für die erste und zweite Metallschicht sehr billig sind, gleichzeitig aber beim Aufbringen der zweiten Metallschicht an der Grenzfläche zwischen der ersten und der zweiten Metallschicht eine nicht eutektische Zinn-Kupfer-Legierung mit einem Schmelzpunkt von größer 260°C gebildet wird. Mittels dieser Variante des erfindungsgemäßen Verfahrens ist es also besonders vorteilhaft möglich, mittels billiger Ausgangsmaterialien für die beiden Metallschichten eine Legierung mit besonders hohem Schmelzpunkt zu erzeugen, die in Standardlötverfahren bei Standardtemperatur nicht aufgeschmolzen werden kann. Die oben genannten Materialien für die zweite Metallschicht weisen dabei vor der Legierungsbildung Schmelzpunkte zwischen etwa 217°C und 232°C auf.

[0015] In einer anderen Variante des erfindungsgemäßen Verfahrens ist es auch möglich, von vorne herein im Verfahrensschritt D) eine Metallschicht aufzubringen, die einen Schmelzpunkt größer 260°C aufweist. Dafür kommen beispielsweise Zinn-Gold-Legierungen mit Schmelzpunkten von etwa 280°C in Frage.

[0016] Das erfindungsgemäße Verfahren kann zur hermetischen Verkapselung von verschiedensten in Flipchip-Bauweise montierbaren Bauelementen, beispielsweise Oberflächenwellen-Filtern oder anderen und insbesondere oberflächensensitiven Bauelementen verwendet werden.

[0017] Im Folgenden soll das erfindungsgemäße Verfahren anhand von Figuren noch näher erläutert werden.

[0018] Die Fig. 1 zeigt den Verfahrensschritt A) des erfindungsgemäßen Verfahrens.

[0019] Die Fig. 2A und 2B zeigen zwei Ausführungsvarianten des Verfahrensschrittes B).

[0020] Die Fig. 3A und 3B zeigen die beiden in 2A und 2B gezeigten Bauelemente nach dem Verfahrensschritt C) des erfindungsgemäßen Verfahrens.

[0021] In den Fig. 4A und 4B ist das elektrische Bauelement nach dem Verfahrensschritt C), dem Aufbringen der

zweiten Metallschicht zu sehen.

[0022] In Fig. 5 ist eine zwischen der ersten und zweiten Metallschicht ausgebildete Legierung mit hohem Schmelzpunkt zu sehen.

5 [0023] Die Fig. 6 bis 8 zeigen das Auftrennen des Substrats zwischen zwei Bauelementen, die gemäß den Verfahrensschritten A) bis D) auf dem Substrat aufgebracht, kontaktiert und verkapselt wurden.

[0024] Fig. 1 zeigt ein elektrisches Bauelement nach dem Verfahrensschritt A). Zu sehen ist, daß ein Chip 1 so auf einem Substrat 25 befestigt und kontaktiert ist, daß die auf dem Chip befindlichen Bauelementstrukturen 5 zum Substrat 25 zeigen. Lotkugeln 10 (Bumps) fixieren dabei das Bauelement im lichten Abstand zum Substrat und verbinden gleichzeitig die auf dem Substrat 25 befindlichen Anschlußflächen 20 elektrisch leitend mit dem Bauelement. Dabei sorgt eine Durchkontaktierung 15 für elektrischen Kontakt zwischen den Anschlußflächen 20 und den Bumps 10.

[0025] Die Fig. 2A zeigt eine Variante des Verfahrensschrittes B) des erfindungsgemäßen Verfahrens. Eine Kunststoff-Folie 30 ist über die Rückseite des Chips 1 und an den Chip angrenzende Bereiche des Substrats 25 durchgehend aufgebracht und anschließend dicht im gesamten Randbereich des Chips mit dem Substrat verbunden worden. In Fig. 2B ist eine alternative Ausführung zu Fig. 2A zu sehen. Der Raum zwischen Unterkante des Chips 1 und den daran angrenzenden Bereichen des Substrats 25 wurden mit einem Material 35 bedeckt. Dieses Material kann beispielsweise aus siliziumorganischen Verbindungen bestehen.

30 [0026] In Fig. 3A ist das in Fig. 2A dargestellte Bauelement nach dem Verfahrensschritt C) zu sehen. Auf die Kunststoffolie 30 wurde die erste Metallschicht 40, beispielsweise eine Titankupferschicht aufgebracht. Fig. 3B zeigt das in Fig. 2B dargestellte Bauelement ebenfalls nach dem Verfahrensschritt C). In diesem Fall wurde auf das Material 35 und die Rückseite des Chips ebenfalls die erste Metallschicht 40 aufgebracht. Die erste Metallschicht 40 kann beispielsweise aufgesputtert werden.

40 [0027] Fig. 4A zeigt das Bauelement aus Fig. 3A nach dem Aufbringen der zweiten Metallschicht (Verfahrensschritt D). In diesem Fall wurde die zweite Metallschicht so auf die erste aufgebracht, daß die erste Metallschicht komplett von der zweiten Metallschicht bedeckt wird. Fig. 4B zeigt das in Fig. 3B dargestellte Bauelement ebenfalls nach dem Verfahrensschritt D). Bei dieser Ausführungsform ist die zweite Metallschicht nur auf diejenigen Bereiche der ersten Metallschicht aufgebracht, die das Material 35 bedecken, was zur Verkapselung ausreichend ist.

[0028] Fig. 5 zeigt eine Schicht 50, die an der Grenzfläche der ersten Metallschicht 40 und der zweiten Metallschicht 45 beim Aufbringen der zweiten Metallschicht 45 gebildet wurde. Diese Zwischenschicht 50 weist vorteilhafterweise einen Schmelzpunkt von größer 260°C auf, so daß die erfindungsgemäße Verkapselung des Bauelements beim Einlöten nicht mehr aufschmilzt. Wird als erste Schicht eine Titan-Kupferschicht aufgebracht, so kann vorteilhafterweise als zweite Schicht entweder Zinn oder eutektische Zinn-Legierungen, beispielsweise Zinn-Silber, Zinn-Silber-Kupfer oder Zinn-Kupfer-Legierungen verwendet werden. Diese Eutektika weisen eine homogene Zusammensetzung auf und haben definierte Schmelzpunkte von etwa 217°C bis 232°C. Wird die zweite Metallschicht bei Temperaturen von größer als etwa 280°C, also dem Schmelzpunkt von Zinn/Gold, auf die erste Metallschicht aufgebracht, so bildet sich durch Verbinden von Teilen des Kupfers der ersten Schicht mit Bestandteilen der zweiten Schicht eine nicht eutektische Zinn-Kupfer-Legierung aus, die einen Schmelzpunkt von größer 260°C aufweist. Diese nicht eutektische Legierung weist

höhere Anteile an Kupfer auf als die oben genannten Kupferhaltigen eutektischen Legierungen.

[0029] Fig. 6 zeigt mehrere Bauelemente die gemäß den Verfahrensschritten A) bis D) auf das Substrat aufgebracht, kontaktiert und verkapselt wurden. Dabei ist es mit dem erfindungsgemäßen Verfahren möglich, gleiche oder verschiedene Bauelemente auf das Substrat aufzubringen und zu verkapseln. Die Chips können anschließend an der mit 55 bezeichneten Trennlinie vereinzelt werden. Dazu kann wie in Fig. 6 gezeigt die zweite Metallschicht 45 beispielsweise mittels eines Lasers in dem Bereich abgetragen werden, in dem das Substrat 25 aufgetrennt wird.

[0030] Fig. 7 zeigt, wie mittels eines selektiven chemischen Ätzens die erste Metallschicht 40, die aufgrund des oben genannten Laserverfahrens freigelegt wurde, entfernt wird. So ist es beispielsweise möglich Eisenchloridlösung zu verwenden, die selektiv die aus Titan und Kupfer bestehende erste Metallschicht 40 ätzt, ohne die aus Zinn beziehungsweise Zinn-Legierungen bestehende zweite Metallschicht 45 anzugreifen. Nach dem Entfernen der ersten und zweiten Metallschicht können die Chips beispielsweise durch Sägen des Substrats vereinzelt werden, wie in Fig. 8 gezeigt.

[0031] Die Erfindung beschränkt sich nicht auf die hier gezeigten Ausführungsbeispiele. Weitere Variationen sind sowohl bezüglich der Materialien für die erste und zweite Metallschicht als auch bezüglich der Art der verkapselten Bauelemente möglich.

#### Patentansprüche

1. Verfahren zur Herstellung einer hermetischen Verkapselung für ein elektrisches Bauelement mit den Verfahrensschritten:

A) ein auf einem Chip (1) aufgebautes Bauelement mit Metallisierungen wird auf einem Substrat (25), das elektrische Anschlußflächen (20) aufweist, befestigt, wobei die Bauelementstrukturen (5) tragende Oberfläche des Chips (1) zum Substrat (25) weist und Bump-Verbindungen (10), die die Metallisierungen mit den Anschlußflächen elektrisch verbinden, den Chip im lichten Abstand zum Substrat fixieren,

B) ein Material (35) wird so aufgebracht, daß es zumindest die Unterkante des Chips und an den Chip angrenzende Bereiche des Substrats abdeckt, C) eine erste durchgehende, Metallschicht (40) wird auf die Rückseite des Chips, auf das Material (35) und auf an das Material angrenzende Randbereiche des Substrats, aufgebracht, D) eine zweite, hermetisch abschließende Metallschicht (45) wird zumindest auf den Bereichen der ersten Metallschicht (40), die das Material (35) bedecken, mittels eines Lösungsmittel-freien Prozesses aufgebracht.

2. Verfahren nach dem vorherigen Anspruch, bei dem im Verfahrensschritt D) eine Metallfolie auf die erste Metallschicht (40) aufgeschmolzen wird.

3. Verfahren nach dem vorherigen Anspruch, bei dem die Form der Metallfolie den Konturen der ersten Metallschicht (40) vor dem Aufbringen angepasst wird, so daß sie formschlüssig auf der ersten Metallschicht anliegt.

4. Verfahren nach Anspruch 1, bei dem im Verfahrensschritt D) Metallpartikel aufgebracht und dann aufgeschmolzen werden.

5. Verfahren nach Anspruch 1, bei dem im Verfahrensschritt D) eine Metallpaste aufgebracht und einge-

brannt wird.

6. Verfahren nach Anspruch 1, bei dem im Verfahrensschritt D) die zweite Metallschicht mittels CVD oder PVD aufgebracht wird.

7. Verfahren nach einem der Ansprüche 1 oder 6, bei dem die zweite Metallschicht aufgesputtert wird.

8. Verfahren nach einem der vorherigen Ansprüche, bei dem die zweite Metallschicht durchgehend auf die erste Metallschicht aufgebracht wird.

9. Verfahren nach einem der vorherigen Ansprüche, bei dem vor dem Aufbringen der zweiten Metallschicht Oberflächenschichten der ersten Metallschicht zur Verbesserung der Haftung entfernt werden.

10. Verfahren nach dem vorhergehenden Anspruch, bei dem eine auf der ersten Metallschicht befindliche Oxidschicht durch ein Wasserstoff-Plasma entfernt wird.

11. Verfahren nach einem der vorhergehenden Ansprüche, bei dem im Verfahrensschritt B) die Rückseite des Chips mit einer Kunststoff-Folie (30) so überdeckt wird, daß die Ränder der Folie den Chip überlappen und anschließend die Folie dicht mit dem Substrat im gesamten Randbereich rund um den Chip verbunden wird.

12. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Metalle für die erste und zweite Metallschicht und die Prozeßbedingungen so ausgewählt sind, daß im Verfahrensschritt D) während des Aufbringens der zweiten Metallschicht an der Grenzfläche zwischen den beiden Metallschichten eine Metall-Legierung (50) mit einem Schmelzpunkt von größer als 260°C gebildet wird.

13. Verfahren nach einem der vorhergehenden Ansprüche, bei dem als zweite Metallschicht Zinn, Zinn-Silber oder Zinn-Silber-Kupfer-Legierungen so ausgewählt sind, daß im Verfahrensschritt D) während des Aufbringens der zweiten Metallschicht an der Grenzfläche zwischen den beiden Metallschichten eine Metall-Legierung (50) mit einem Schmelzpunkt von größer als 260°C gebildet wird.

14. Verfahren nach einem der vorhergehenden Ansprüche, bei dem als erste Metallschicht Titan/Kupfer aufgebracht wird.

15. Verfahren nach Anspruch 14, bei dem an der Grenzfläche zwischen der ersten und der zweiten Metallschicht eine Zinn-Kupfer-Legierung mit einem Schmelzpunkt von größer 260°C gebildet wird.

16. Verfahren nach einem der vorhergehenden Ansprüche, bei dem auf das Substrat weitere Chips und/oder Bauelemente in der genannten Weise gemäß den Verfahrensschritten A) bis D) aufgebracht, mit dem Substrat kontaktiert und verkapselt werden.

17. Verfahren nach dem vorhergehenden Anspruch, bei dem das Substrat anschließend durch Auftrennen zwischen den Chips außerhalb der genannten Randbereiche zu einzelnen Bauelementen oder Modulen vereinzelt werden.

18. Verfahren nach dem vorherigen Anspruch, bei dem als zweite Metallschicht Zinn und als erste Metallschicht Titan/Kupfer aufgebracht wird, bei dem die zweite Metallschicht in dem Bereich, in dem das Substrat aufgetrennt wird, mittels eines Lasers entfernt wird, bei dem anschließend die durch den Laser freigelegten Bereiche der ersten Metallschicht durch chemisches Ätzen entfernt werden, bei dem danach das Substrat mittels einer Säge aufgetrennt wird.

19. Verfahren nach dem vorherigen Anspruch, bei dem die erste Metallschicht mittels einer Eisenchlorid-Lösung entfernt wird.

20. Verwendung des Verfahrens nach einem der vorhergehenden Ansprüche zur Verkapselung von Oberflächenwellen-Bauelementen.

Hierzu 4 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

- Leerseite -

FIG 1

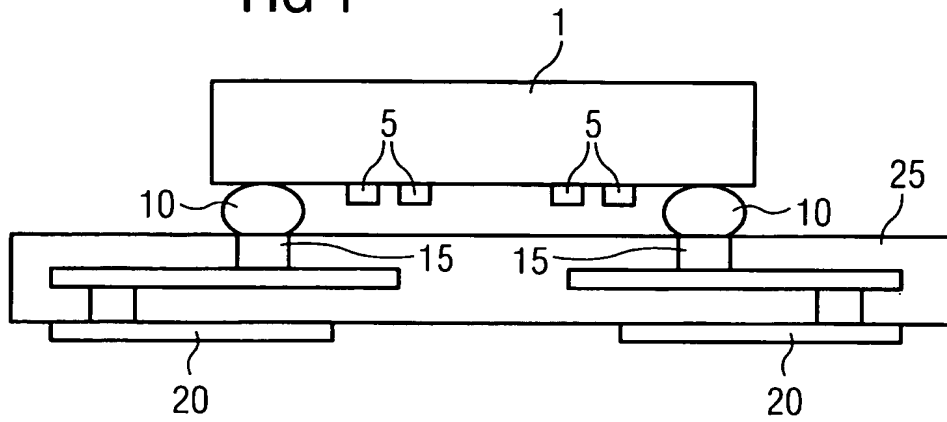


FIG 2A

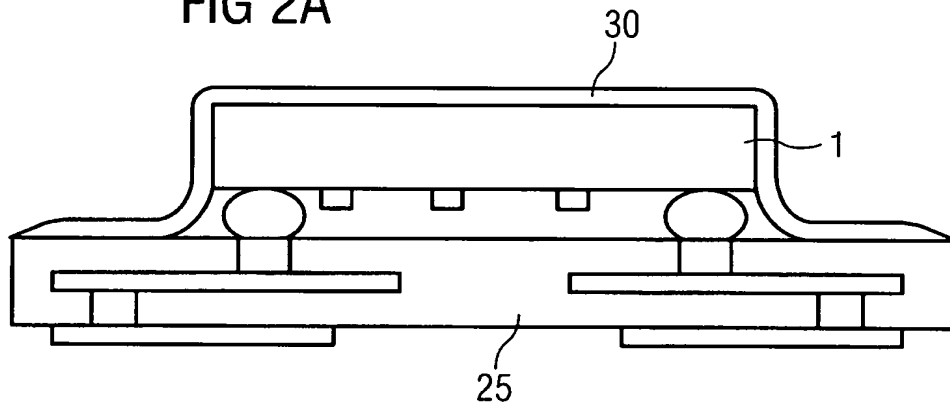


FIG 2B

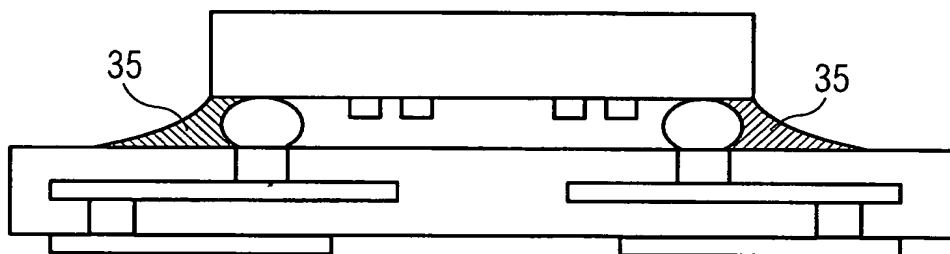




FIG 3A

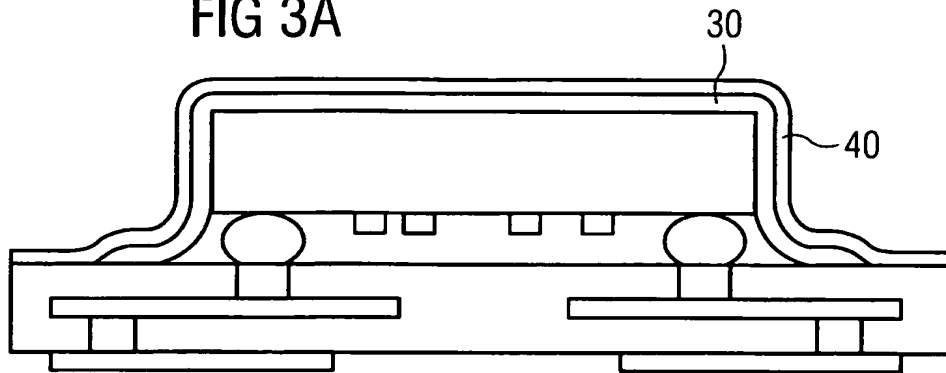


FIG 3B

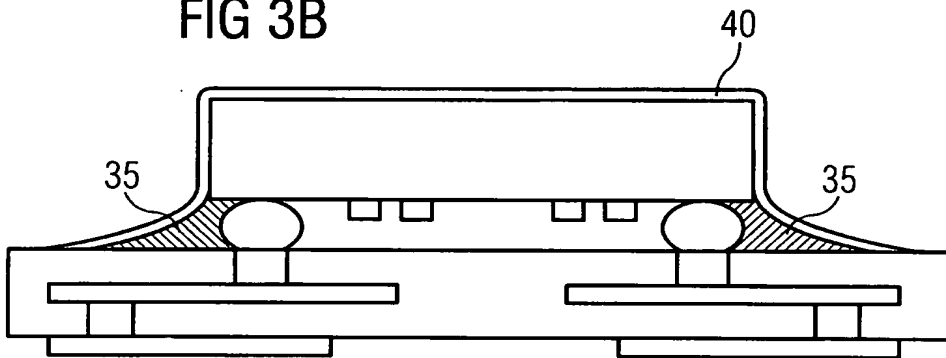


FIG 4A

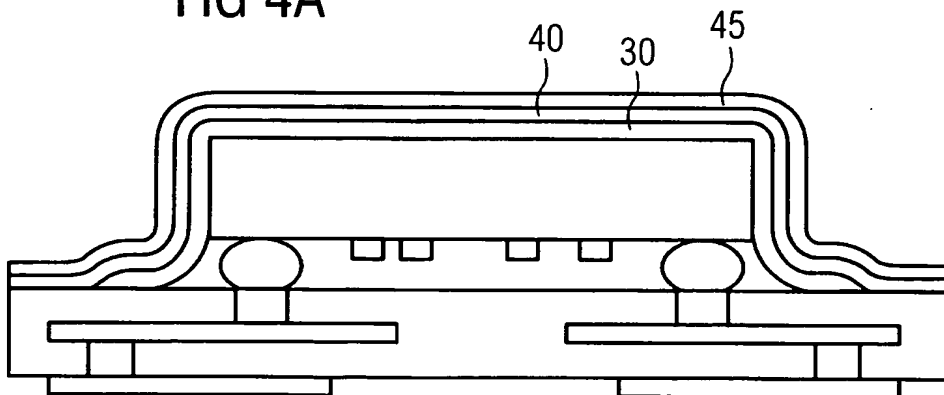


FIG 4B

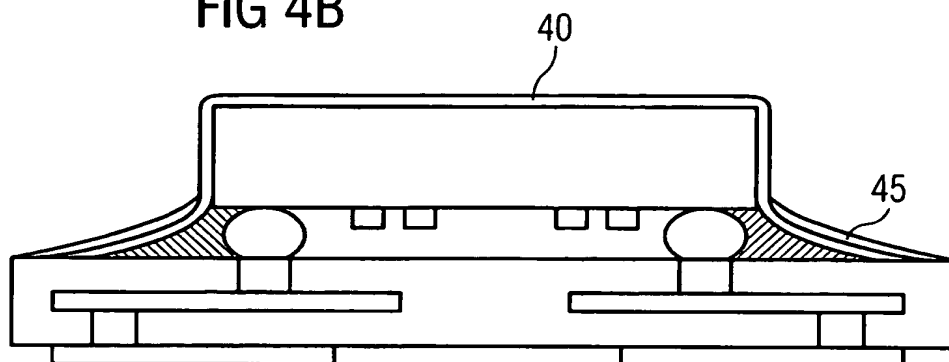


FIG 5

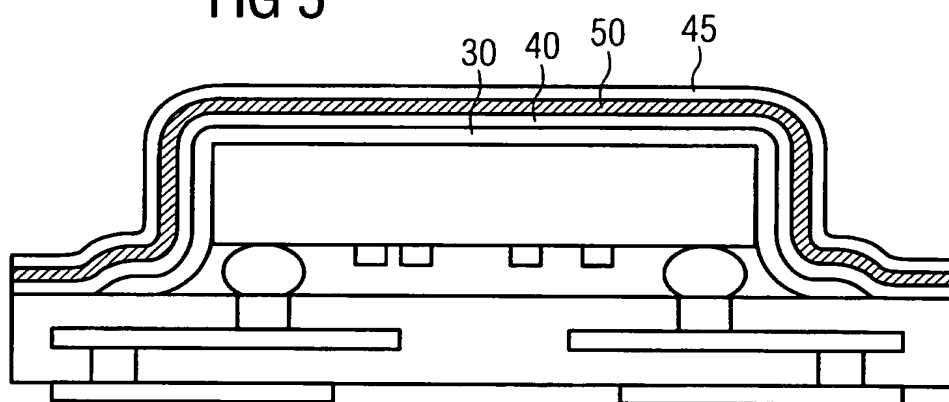


FIG 6

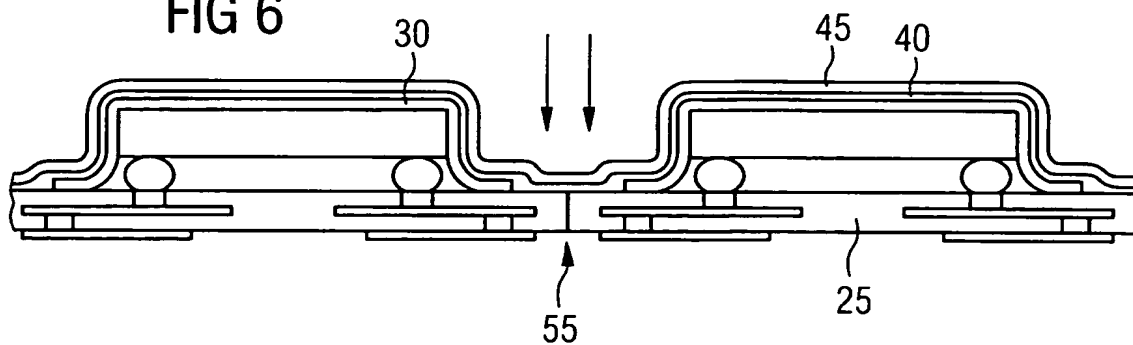


FIG 7

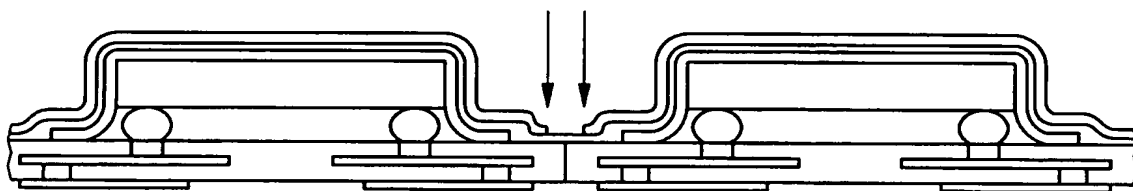


FIG 8

